

## BEST AVAILABLE COPY

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
2. Juni 2005 (02.06.2005)

PCT

(10) Internationale Veröffentlichungsnummer  
WO 2005/050731 A1

(51) Internationale Patentklassifikation<sup>7</sup>: H01L 21/336,  
21/265

(21) Internationales Aktenzeichen: PCT/EP2004/012031

(22) Internationales Anmeldedatum:  
25. Oktober 2004 (25.10.2004)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:  
103 53 772.4 18. November 2003 (18.11.2003) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von  
US): AUSTRIAMICROSYSTEMS AG [AT/AT]; Schloss  
Premstätten, A-8141 Unterpremstätten (AT).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): LEITNER, Othmar  
[AT/AT]; Prof.-F.-Spathring 11/3, A-8042 Graz (AT).

MINIXHOFER, Rainer [AT/AT]; Josef-Krainer-Ring  
2, A-8141 Unterpremstätten (AT). RÖHRER, Georg  
[AT/AT]; Fröhlichgasse 19, A-8010 Graz (AT).

(74) Anwalt: EPPING HERMANN FISCHER PATENTAN-  
WALTSGESELLSCHAFT MBH; Ridlerstr. 55, 80339  
München (DE).

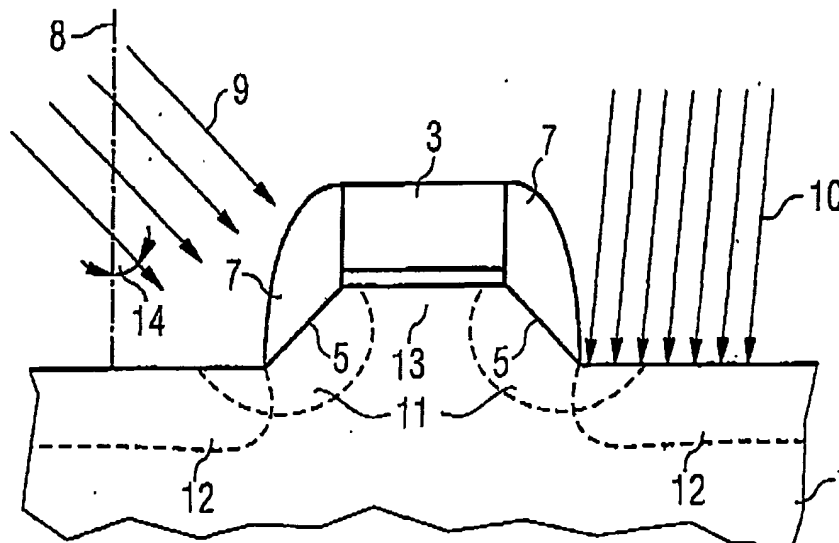
(81) Bestimmungsstaaten (soweit nicht anders angegeben, für  
jede verfügbare nationale Schutzrechtsart): AB, AG, AL,  
AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH,  
CN, CO, CR, CU, CZ, DK, DM, DZ, EC, EE, EG, ES, FI,  
GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE,  
KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD,  
MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG,  
PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM,  
TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM,  
ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für  
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD FOR THE PRODUCTION OF TRANSISTOR STRUCTURES WITH LDD

(54) Bezeichnung: VERFAHREN ZUR HERSTELLUNG VON TRANSISTORSTRUKTUREN MIT LDD



(57) Abstract: The substrate (1) is etched in such a way that sloped flanks (5), which drop off towards the outside and which are adjacent to the gate electrode (3) on both the source and drain side, are formed. Spacers (7) are arranged there. Doping material is implanted (9) in a direction which is inclined in relation to the upper side, through the spacers (7), in order to form regions (11) with a lower concentration of doping material, and doping material (10) is implanted (10) in a steep direction towards the upper side in order to form source and drain areas (12).

[Fortsetzung auf der nächsten Seite]

WO 2005/050731 A1